

FPD用ガリウム添加酸化亜鉛透明導電膜の 低温成膜装置の開発 (第2報)

萩原 茂・木島 一広・阿部 治・八代 浩二・松本 俊^{*1}・秋津 哲也^{*1}
銅谷 暢^{*1}・村中 司^{*1}・望月 英昭^{*2}・平木 哲^{*2}・藤川雄一郎^{*2}・深沢 明広^{*2}
下玉利 玲^{*2}・古川 英明^{*2}・清水 勝^{*2}・岡田 智視^{*2}・塚原 文仁^{*3}・三井 久夫^{*3}

Development of Novel Low Temperature Deposition System for Transparent Conductive Ga-doped Zinc Oxide films to Apply for Flat Panel Displays (2nd Report)

Shigeru HAGIHARA, Kazuhiro KIJIMA, Osamu ABE, Koji YATSUSHIRO, Takashi MATSUMOTO^{*1},
Tetsuya AKITSU^{*1}, Yoichi NABETANI^{*1}, Tsutomu MURANAKA^{*1}, Hideaki MOCHIZUKI^{*2}, Satoshi HIRAKI^{*2},
Yuichiro FUJIKAWA^{*2}, Akihiro FUKASAWA^{*2}, Akira SHIMOTAMARI^{*2}, Hideaki FURUKAWA^{*2},
Masaru SHIMIZU^{*2}, Tomoji OKADA^{*2}, Fumihito TSUKAHARA^{*3} and Hisao MITSUI^{*3}

要 約

フラットパネルディスプレイに適用可能なガリウム添加酸化亜鉛膜の低温成膜装置を開発するため、成膜装置(1号機)による成膜実験を通して長尺原料装置と基板保持加熱装置の性能を確認した。また改良点を抽出し、第二ステップとなる50V型ガラス基板の長辺長1180mmにわたり成膜品質の均一性を確保する機構を備えた成膜装置(2号機)を設計製作した。

Abstract

We will develop novel low temperature deposition system for transparent conductive Ga-doped zinc oxide (GZO) films to apply for flat panel displays (FPD). We tested performance of long length material supply devices and board heating holder and we picked up improvements through deposition processes with the deposition system (the 1st machine). Then, we developed the new deposition system (the 2nd machine) with mechanism to confirm depositing GZO uniformly on board whose width is equal to 1180mm, longer length of 50V-inches board, as second step.

1. 緒 言

液晶テレビ、プラズマテレビおよびパソコン用ディスプレイなどに使用されているフラットパネルディスプレイ(FPD)に不可欠な要素部品として透明導電膜がある。液晶ディスプレイは、電圧の印加により液晶分子の配向状態を変化させ、それに伴う光学特性の変化を利用して画像などを表示するデバイスであるが、液晶分子に電圧を印加するための電極として、透明導電膜が用いられている¹⁾。現在、透明導電膜には酸化インジウムスズ(ITO)膜が広く用いられているが、インジウムは高価のみならず資源枯渇の問題をかかえており、他材料への転換が急務である。そこでインジウムを用いない透明導

電膜として、ガリウム添加酸化亜鉛(GZO)膜を採用し、フラットパネルディスプレイに適用可能な低温成膜装置を開発することを目的とした。

本研究で開発する成膜装置の原理図を図1に示す。亜鉛とガリウムの加熱蒸発装置および酸素原子ラジカル源となる酸素プラズマ発生装置が独立して成膜容器内に設置される構造となっている。酸素プラズマ発生装置では、外部から流量を精密に制御した酸素ガスを高周波(RF)電力またはマイクロ波電力により励起し、酸素原子ラジカルを発生させる。酸素原子ラジカルは細孔を通して成膜空間に均一に噴出され、基板に達する。亜鉛原料とガリウム原料は、それぞれ最適な蒸気圧で蒸発する温度に精密に加熱制御され、成膜空間に均一な亜鉛蒸気とガリウム蒸気を噴出する。その結果、基板表面で酸素原子ラジカル、亜鉛原子、ガリウム原子が反応しGZO膜が堆積する。各原料元素を独立して供給する²⁾

*1 国立大学法人 山梨大学
*2 株式会社 中家製作所
*3 有限会社 塚原製作所

ので、高精度な成膜が可能となる、本装置の実用化に向けた課題は、FPD用の大型基板に対して均一に高品質GZO膜を成膜する技術の開発である。

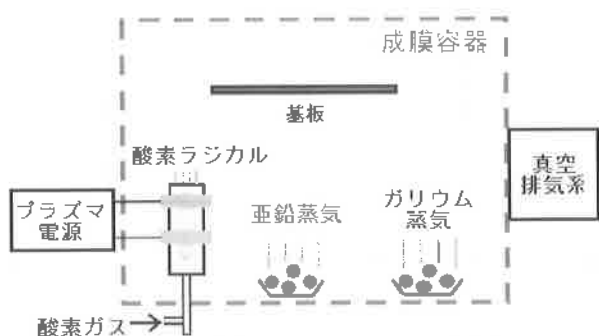


図1 GZO低温成膜装置の原理図

平成18年度は、50V型(1180mm×650mm)ガラス基板に適用するための第一ステップとして、650mm×100mm基板用の成膜装置(1号機)を試作した³⁾。

平成19年度では、1号機による成膜実験を通して長尺原料装置と基板保持加熱装置の性能を確認するとともに改良点を抽出し、第二ステップとなる50V型ガラス基板の長辺長1180mmにわたり成膜品質の均一性を確保する機構を備えた2号機を設計製作することを目的とした。

なお本研究は、平成19年度戦略的基盤技術高度化支援事業により、産学官の共同研究として実施した。

2. 1号機による成膜実験

2-1 RF酸素プラズマ発生装置を使用した成膜実験

平成18年度に開発試作した1号機では、周波数13.56MHz、最大発生電力400WのRF電力によって酸素原子ラジカルを励起する酸素プラズマ発生装置を採用している。この装置を使用して、基板温度および亜鉛原料温度をある一定温度に保った状態で、酸素ガス流量およびRF電力を変えて成膜を行った。なおガリウムは使用せずZnO膜を成膜した。図2はRF電力を P_0 Wに固定し、酸素流量を変えて成膜したときのZnO膜の厚さを測定した結果である。また図3は、酸素ガス流量を F_0 sccmに固定し、RF電力を変えて成膜したときのZnO膜の厚さを測定した結果である。なお成膜時間はいずれの場合も同じにしているため、図2および図3に示す膜厚が大きいほど成膜速度が速いということになる。

酸素ガス流量が増加すると成膜速度は増大し、またRF電力を増加させても成膜速度は増大することがわかる。これはZnOの成膜に寄与する酸素原子ラジカルの発生量が、酸素ガス流量またはRF電力とともに増加するためである。しかし、この成膜実験では、成膜速度は

目標値に達しなかった。

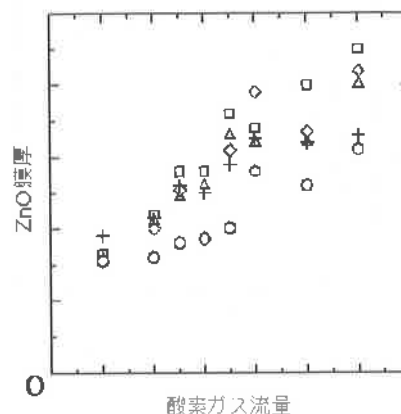


図2 RF酸素プラズマ発生装置で成膜したZnO膜厚の酸素ガス流量依存性

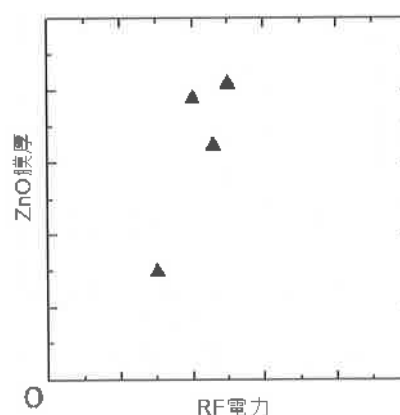


図3 RF酸素プラズマ発生装置で成膜したZnO膜厚のRF電力依存性

2-2 マイクロ波酸素プラズマ発生装置を使用した成膜実験

成膜装置の実用化のためには成膜速度の向上が必要不可欠である。そこで、酸素原子ラジカルの発生量を増大させるために、周波数2.45GHz、最大発生電力700Wのマイクロ波電力によって酸素原子ラジカルを励起する酸素プラズマ発生装置を新たに導入した。RF酸素プラズマ発生装置の場合と同様に、基板温度および亜鉛原料温度をある一定温度に保った状態で、酸素ガス流量およびマイクロ波電力を変えて成膜を行った。なおガリウムは使用せずZnO膜を成膜した。図4は酸素ガス流量をa sccm, b sccm, c sccmまたはd sccmに固定し、マイクロ波電力を変えて成膜したときのZnO膜の厚さを測定した結果である。また図5は、マイクロ波電力をa W, b W, c Wまたはd Wに固定し、酸素流量を変えて成膜したときのZnO膜の厚さを測定した結果である。なお成膜時間はいずれの場合も同じにしているため、図4および図5に示す膜厚が大きいほど成膜速度が速いということになる。

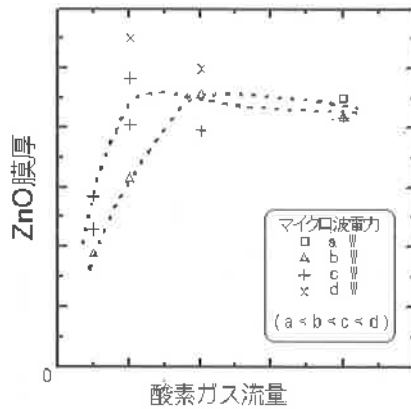


図4 マイクロ波酸素プラズマ発生装置で成膜したZnO膜厚のマイクロ波電力依存性

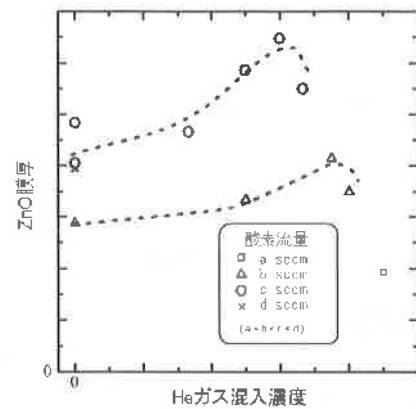


図6 マイクロ波酸素プラズマ発生装置で成膜したZnO膜厚のヘリウムガス混入効果

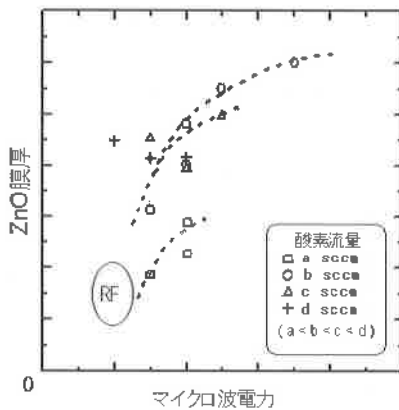


図5 容体化処理時の保持時間と硬さとの関係

図4および図5から、マイクロ波電力が増大するにつれて酸素原子ラジカル発生率が大きくなり、成膜速度が増大することがわかる。また、酸素流量を増加させると、最初は膜厚が増加するが、酸素流量を増やしすぎると膜厚はかえって減少することがわかる。これは酸素流量が大きくなると酸素プラズマ発生装置内の圧力が上昇し、ラジカル発生効率が低下してしまうためである。しかし、マイクロ波酸素プラズマ発生装置を使用することで、成膜速度はRF酸素プラズマ発生装置を用いた場合の約3倍になった。また前述の圧力上昇を防ぐために、酸素原子ラジカル噴出孔の面積を変えて装置内圧力の調整を行った。その結果、成膜速度はさらに3.3倍となった。マイクロ波酸素プラズマ発生装置の導入および酸素プラズマ発生装置内の圧力調整により、成膜速度を目標値と同程度まで向上できた。

次に酸素ガスにヘリウムガスを混入させることによって、成膜速度が向上するかどうかを調べた。ヘリウムガスを混入して成膜した場合の膜厚を図6に示す。なお成膜時間はいずれの場合も同じにしているため、図6に示す膜厚が大きいほど成膜速度が速いということになる。ヘリウムガスの最適混入割合は酸素ガス流量によって異なるが、ヘリウムガス混入で酸素ラジカルの発生量が増大し、成膜速度を約50%向上できることがわかった。

マイクロ波酸素プラズマ発生装置を使用した1号機による成膜実験で得られたZnO膜の可視光透過率を図7に示す。膜厚にかかわらず80%以上の良好な可視光透過率を示しており、良質な透明導電膜が得られている。

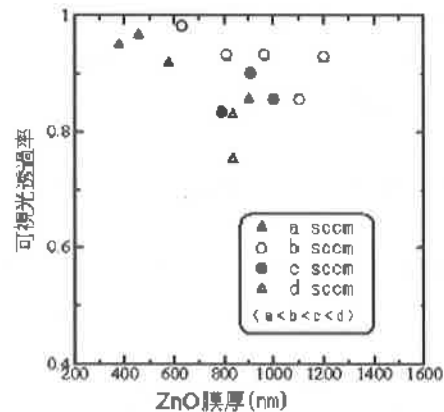


図7 マイクロ波酸素プラズマ発生装置で成膜したZnO膜厚の可視光透過率

3. 2号機の設計試作

1号機による成膜実験により、50V型ガラス基板の短辺長650mmにわたって均一な成膜が可能となった。そこで、50V型ガラス基板の長辺長1180mmにわたり成膜品質の均一性を確保する機構を備えた成膜装置である2号機の設計製作を行った。

50V型基板の長辺長1180mmにわたる成膜均一性は、ガラス基板を長辺方向に一定速度で移動させること、およびガラス基板の成膜面の温度分布を均一にすることで確保する。ガラス基板を移動させながら加熱するため、ガラス基板のホルダーをヒーターにより直接加熱することができない。そこで、ヒーターの輻射熱によりガラス基板を加熱する方法を考案した。

ヒーターの配置や加熱電力などの条件を変えることにより、ガラス基板の成膜面において十分に均一な温度分布が得られるかどうか、コンピュータシミュレーションにより確認し、最適化設計を行った。コンピュータシミュレーションには、ANSYS11.0 (サイバネットシステ

ム株式会社製)を使用し、3次元熱解析を行った。解析に使用した物性値を表1に示す。

表1 解析に使用した材料の物性値

	基板 (材料A)	基板ホルダー (材料B)	ヒーター (材料C)
密度 ($\text{kg} \cdot \text{m}^{-3}$)	2520	2680	7920
熱伝導率 ($\text{W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$)	1.03~ 1.17	138	15.9~ 28.1
比熱 ($\text{J} \cdot \text{kg}^{-1} \cdot \text{K}^{-1}$)	800~ 1070	963	511~641

図8および図9に、最適化設計の前後でのガラス基板の温度分布のシミュレーション結果をそれぞれ示す。最適化設計前は、必要な温度に到達せず、成膜面での温度差は約20Kであった。最適化設計後は、必要な温度まで昇温できており、成膜面での温度差は約4Kとほぼ均一な温度分布を得ることができた。コンピュータシミュレーションによる形状最適化により、50V型ガラス基板の長辺長1180mmにわたって必要な温度まで均一に昇温させるための加熱機構、およびガラス基板を一定速度で移動させる機構を備えた成膜装置(2号機)の設計試作を、短期間で行うことができた。

ガラス基板の断面(厚さ方向は50倍のスケールで表示)

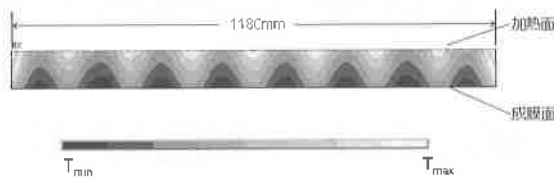


図8 ガラス基板の温度分布シミュレーション例(最適化設計前)

ガラス基板の断面(厚さ方向は50倍のスケールで表示)

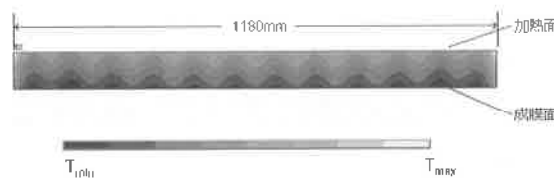


図9 ガラス基板の温度分布シミュレーション例(最適化設計後)

4. 結 言

平成18年度に開発試作した1号機を用いて成膜実験を行い、性能確認および装置の改善により、成膜速度の向上に成功した。

また、50V型ガラス基板の長辺長1180mmにわたって必要な温度まで均一に昇温させるための加熱機構、およびガラス基板を一定速度で移動させる機構を備えた成膜装置(2号機)を、コンピュータシミュレーションによ

る形状最適化に基づいて短期間で設計製作した。

平成20年度は、2号機を用いて成膜実験を実施し、性能を確認するとともに装置の改善を行う計画である。

参考文献

- 1) オプトロニクス社編集部：キーワード解説光技術総合辞典，オプトロニクス社，p.37, 237-238 (2004)
- 2) T. Matsumoto et al.: Plasma assisted MBE growth and characterization of hexagonal ZnO on GaAs (111) substrates, Proceedings of 1st Asia-Pacific Workshop on Widegap Semiconductors, p.153-156 (2003).
- 3) 萩原茂他：山梨県工業技術センター研究報告，No.21, p.64-67 (2007)